

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-146569

(43)Date of publication of application : 26.05.2000

(51)Int.Cl.

G01B 21/30

G01B 5/28

H01L 21/66

(21)Application number : 11-025532

(71)Applicant : SHOWA DENKO KK

(22)Date of filing : 02.02.1999

(72)Inventor : KIMURA MASAHIRO

DAIO HIROSHI

YAKUSHIJI KENJI

SAITO YASUO

(30)Priority

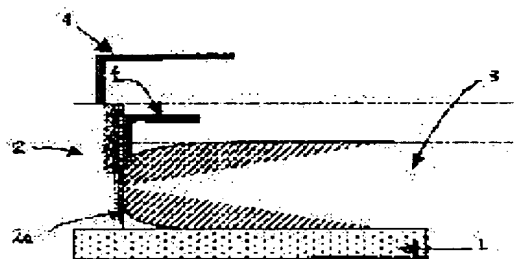
Priority number : 10258867 Priority date : 11.09.1998 Priority country : JP

(54) PERIPHERY SAGGING MEASUREMENT OF SEMICONDUCTOR SUBSTRATE

(57)Abstract:

PROBLEM TO BE SOLVED: To attain the quantitative evaluation of surface flatness by mounting one end surface of a semiconductor substrate on an optical flat, and scanning from the vertical surface of a block gauge to the surface of the semiconductor substrate by means of a stylus on a surface roughness measuring device.

SOLUTION: A block gauge 2 is put on an optical flat 1 with clay. The end surface 2a of the block gauge 2 is perpendicular to the optical flat 1, and the substrate 3 is brought into close contact with the end surface 2a of the block gauge 2. The angle of the front end part of a stylus 4 to be used is 45-90 degree, and the radius of curvature of the front end part is 2-10 μm . The stylus 4 is moved from the block gauge 2 to the substrate 3 in this formation, and moved from the point where the stylus 4 separates from the block gauge 2 to a prescribed point to accommodate the surface shape of the outer-periphery of the substrate 3 by a prescribed distance. The travel speed of the stylus 4 scans at a prescribed slow speed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The measuring method of circumference sagging of the semi-conductor substrate characterized by placing the whole surface of a block gauge perpendicularly on an optical flat, carrying the end side of a semi-conductor substrate in contact with this vertical plane on this optical flat, migrating to a semi-conductor substrate front face from the vertical plane of a block gauge, and scanning by the stylus of a surface roughness tester.

[Claim 2] The measuring method of circumference sagging of the semi-conductor substrate according to claim 1 with which the include angle of the point of a stylus is characterized by the radius of curvature of a point being 2-10 micrometers at 45-90 degrees.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the measuring method of surrounding sagging of a semi-conductor substrate like a silicon wafer or a compound semiconductor wafer.

[0002]

[Description of the Prior Art] For example, the display flatness of the semi-conductor substrate front face like a silicon wafer is an important parameter which is effective against the yield of the lithography process of device creation time, and it is required that display flatness should be below minimum-line-width (design rule) extent of a circuit pattern in the field corresponding to exposure area. Display flatness has the global flatness (for example, TTV:Total Thickness Variation, TIR:Total Indicating Reading) which measures the display flatness of the whole substrate with an exposure method, and the local site flatness (for example, STIR:Site Total Indicating Reading) which measures display flatness for every site of a substrate. Both flatness is measured in the measurement field (FQA:Fixed Quality Area) except the nominal periphery section on the front face of a substrate (= exclusion width of face). Recently, generally measuring by the field except 3mm of a substrate periphery and (exclusion width-of-face = 3mm) is performed. However, SIA (Semiconductor Industry Association) If it depends on a technical load map, the electric wire in a circuit will carry out thinning as the high degree of integration of a device progresses, and wiring spacing will become narrow. If exclusion width of face will be set to 2mm if the design rule of a component integrated-circuit pattern becomes smaller than 0.18 micrometers, and a design rule becomes smaller than 0.10 micrometers, it is said that exclusion width of face is set to 1mm (for example, refer to [SIA, The National technology road map for semiconductors, p.p.113, and] 1994).

[0003] Moreover, also in creation of the existing memory device (a design rule is 0.50 micrometers), by part of a device manufacturer's cost reduction, it exposed also to the silicon wafer periphery (the range of 0-3mm of the outermost periphery) which was outside exposure area, and the motion which is going to make a semiconductor device has come out conventionally. Consequently, exclusion width of face is in the inclination which becomes still narrower. Therefore, the needs of measurement of the display flatness of the 0-3mm field of the outermost periphery or a periphery configuration are increasing increasingly.

[0004] It is said that the display flatness of the silicon wafer periphery section is decided by the polish process. If the factor which especially a polish cross occupies is large and generally uses the big polish cross of compressibility, it will be easy to generate sagging of the periphery section. This is because a substrate tends to sink in a polish cross deeply, so polish of the periphery section is promoted. As a preventive measure, press of a substrate guide ring and the balance of the pressure of the top ring supporting a substrate are maintained with a single-wafer-processing grinder, and the approach of preventing periphery sagging is proposed (for example, refer to JP,9-168964,A).

[0005] For example, when it is the wafer with which the oxide stuck to the silicon substrate, a periphery configuration can be known also by the approach of measuring the thickness of an oxide film with the oxide-film thickness measuring instrument using optical interference. The example actually measured to 0mm of silicon wafer periphery sections on the main criteria of a wafer is also seen (for example, refer to JP,9-168964,A). However, the trouble of this approach is applicable only

to the substrate which the layer which is two kinds from which a rate of optical refraction like a wafer with an oxide film differs joined.

[0006] Today's typical display flatness measuring method is the approach of measuring two thickness using an electrostatic-capacity sensor, and computing display flatness. The advantage of a capacitive sensing method is the point which can measure global flatness and site flatness with quickly and sufficient repeatability by non-contact. However, as a trouble of measurement of site flatness, the aperture of an electrostatic-capacity sensor is 4mm**, and it is the point that only the information by which 4mm** was equalized is acquired. Since the outside of the aperture (4mm**) of an electrostatic-capacity sensor measures in accordance with the outermost periphery (FQA) of a display flatness measurement field when measuring the display flatness of the substrate outermost periphery (it is FQA=198mm with a substrate with a diameter of 200mm) especially, it will be equalized by the value of 2mm of insides from FQA. Therefore, since it is the value which cannot measure display flatness of 0-1mm of the substrate outermost periphery by the electrostatic-capacity method and by which the field of the 1mm or more of the outermost peripheries was also always equalized by 4mm**, it is difficult to grasp an actual configuration correctly, and it is difficult also for quantification of periphery sagging.

[0007] In the case of the display flatness measuring instrument using semiconductor laser (aperture: 10-20 micrometers) with small sensor aperture, a sampling period is also small (1-micrometer [a minimum of] pitch), and the configuration of the periphery section can be incorporated correctly. However, the trouble of the display flatness measuring instrument using semiconductor laser is in the point that quantification of periphery sagging is difficult. That is, in order to quantify sagging, it is required to decide a coordinate, but in the display flatness measuring instrument using semiconductor laser, even if there is no radix point for making it edge criteria and it is able to measure the configuration of the periphery section, a coordinate cannot be decided and quantification of sagging cannot be performed.

[0008] In the display flatness measuring instrument of the conventional silicon wafer, since sagging of the wafer periphery section cannot be quantified, feedback of the configuration information on the polish process for preventing periphery sagging cannot be performed, either, and the device production process to which detailed-ization progresses cannot be provided with the substrate of high display flatness.

[0009]

[Problem(s) to be Solved by the Invention] This invention was made that the above problems should be solved and tends to offer the measuring method by which the surface display flatness of a substrate can be quantified and evaluated.

[0010]

[Means for Solving the Problem] We decided to express the surface display flatness of a substrate by this invention's measuring the surface type-like curve of the field of the 0-3mm range of the outermost periphery of a substrate with a surface roughness plan on the basis of the block gauge stuck and installed in the substrate end face, setting up an axis of coordinates on the basis of the end face of a substrate, and expressing a sagging start point and the amount of sagging.

[0011]

[Embodiment of the Invention] If this invention is furthermore explained to a detail, this invention will place the whole surface of a block gauge perpendicularly on an optical flat, will carry the end side of a semi-conductor substrate in contact with this vertical plane on this optical flat, will cross it to a semi-conductor substrate front face from the vertical plane of a block gauge, and will adopt the approach which whenever [point-angle] scans at the stylus of the surface roughness tester whose curvature of 90 degrees and a point is 2 micrometers for the diameter of 2mm or less.

[0012] Drawing 1 - drawing 4 are drawings explaining the fundamental concept of this invention. Similarly the top view in which drawing 1 shows the physical relationship of the datum line and a substrate, and drawing 2 are side elevations. In drawing 1 and drawing 2, a sign 1 is an optical flat and is sticking the block gauge 2 with clay 5 on an optical flat 1. End-face 2a of a block gauge 2 is perpendicular to an optical flat. A substrate 3 is laid so that it may be made to stick to end-face 2a of a block gauge 2. Let the height of a block gauge 2 be a little larger thing than the thickness of a substrate 3.

[0013] The diameter of needle 4a of the stylus 4 to be used is set to about 2mm, and the include angle of point 4b sets the curvature R at a tip to 2-10 micrometers 40 to 90 degrees (refer to drawing 3). Needle 4a of a stylus 4 is constituted so that it may have the include angle of 60 (as opposed to an optical flat) - 90 degrees to an arm. Thus, it is because the measuring point from a substrate end face becomes fixed and can grasp a sagging starting position correctly by being thin and specifying the diameter of a stylus 4 to constant value. the vertical direction of the surface roughness meter to be used -- 15nm (1000-micrometer range) of resolving power is desirable.

[0014] from the point (periphery section of = substrate) where the stylus 4 was moved from the block gauge 2 towards the substrate 3, and the stylus 4 shifted from the block gauge 2 in the configuration mentioned above up to a 6mm point -- a stylus 4 -- moving -- the shape of surface type of the periphery section of a substrate -- 0.25 micrometers every -- it incorporates (refer to drawing 2). The passing speed of a stylus 4 is scanned at a loose speed of 0.5 or less mm/sec.

[0015] By the above-mentioned equipment system, the straight line which approximated the 3-6mm section with the least square method from the end face on the front face of a substrate as the X-axis is used. Moreover, as the Z-axis, end-face 2a (= the end face of a substrate 3) of a block gauge 2 is used, and the X coordinate in end-face 2a is taken as zero ($X=0$). Thus, after carrying out a coordinate setup, as a sagging start point of the substrate periphery section, a surface type-like curve adopts the X coordinate of the point which begins dissociation from the X-axis, and quantifies and expresses sagging from a substrate end face, using the Z coordinate of a 1mm point ($X=1$) as an amount of sagging (refer to drawing 4).

[0016] Although the coordinate took and main criteria and edge criteria could be considered as a direction, according to the experiment of an artificer, in measurement of the periphery section, it turned out that it is more desirable to take a coordinate on edge criteria. If it is main criteria as a reason, a sensor is 94mm (when the diameter of a substrate is 200mm) to a test section. Although it is necessary to move, to apply to an edge further and to carry out to 6mm, i.e., total displacement distance, and it necessary to measure the range of 100mm, a gap of a coordinate arises depending on how to place a substrate. When the artificer measured on main criteria, even if it used the plinth which wafer location ***** attaches, whenever it installed the wafer, the several mm error arose every each time. On the other hand, in the case of edge criteria, a measurement field is 6mm from an edge, and it is hard to set a gap of a coordinate. The repeat measurement of the same location of the repeatability of the amount of sagging and a sagging start point was also good.

[0017] By sticking to the block gauge 2 perpendicular to the optical flat 1 on an optical flat 1, and installing a substrate like this invention, the location of an edge can become clear clearly (X coordinate is a 0mm point), and can quantify sagging. On the other hand, when not using a block gauge, the location of an edge is not known but it is hard to attach the thing it became impossible for a stylus to follow in whose footsteps by the chamfer of a substrate, or ascertaining which is decision of being the outermost periphery of a substrate again. Moreover, since a stylus 4 incorporates the surface type-like curve of the periphery section, it can check whether the periphery section is rising, or (the condition, common-name ski jumping to which the shape of surface type rose to Z direction minus) it has fallen (the condition, common-name roll-off to which the shape of surface type rose to Z direction plus), and the information can be fed back to a polish process. Since this invention only combines an optical flat and a block gauge with the existing surface roughness meter and can quantify sagging of the periphery section, it is a cheap measuring method.

[0018]

[Function] This invention places a substrate into the quadrant from which a field perpendicular to the X-axis and a substrate base is defined as a Y-axis, and the X-axis and a Y-axis make the average field on the front face of a substrate, measures the variation rate from the X-axis and a Y-axis, and expresses the surface display flatness of a substrate periphery universally and quantitatively.

[0019]

[Example] The example and the example of a comparison of this invention are given to below, and it explains to it still more concretely.

(Example) On CZ high-doping P type silicon single crystal substrate with a diameter of 200mm, a sample is the silicon epitaxial wafer which carried out the laminating of the P type silicon epitaxial layer, and used seven wafers which carried out polish processing using three kinds of abrasive cloth

with which degrees of hardness differ and with which surface display flatness differs. The relation of the hardness of a sample wafer and abrasive cloth is shown in Table 1. Since the hardness of abrasive cloth becomes soft at the order of the sample notations A, B, and C, sagging of the wafer periphery section becomes large and surface display flatness also worsens.

[0020]

[Table 1]

サンプル記号	研磨布の硬さ
A-1	硬い
A-2	硬い
B-1	普通
B-2	普通
B-3	普通
C-1	柔らかい
C-2	柔らかい

[0021] It placed on the optical flat at physical relationship as showed the above-mentioned seven wafers sample to drawing 1 and drawing 2, the sagging starting position and the amount of sagging of a location of perimeter 8 direction were measured, and the shape of surface type of the circumference profile section was investigated. As a measuring point is shown in drawing 5, they are eight places of 45 degrees from 90 degrees and H:cage hula section to the right from 135 degrees and G:cage hula section to the right from 90 degrees and D; cage hula section to the left from 45 degrees and C:cage hula section to the left from A:cage hula section and B:cage hula section to the left from the opposite side of 135 degrees and E:cage hula, and F:cage hula section to the right. Measurement sequence measured the profile configuration by measuring the location (H) of 45 right from the cage hula section first, making it rotate by a unit of 45 degrees one by one rightward, and measuring the "sagging starting position" and the "amount of sagging" of eight directions. The measurement result of the "sagging starting position" of each sample is shown in Table 2, and the measurement result of "the amount of sagging" is shown in Table 3. In addition, "the amount of sagging" was expressed with the amount of sagging with a location of 1mm (X= 1mm) from the wafer periphery.

[0022]

[Table 2]

サンプル記号	ダ レ 開 始 位 置 (単位:mm)								
	測 定 位 置								平均
	A	B	C	D	E	F	G	H	
A-1	1.2	0.7	1.2	2	1.2	2	0.8	0.7	1.2
A-2	2.4	1.2	2.8	1	3.4	1.24	3.2	3.6	2.4
B-1	2	2.8	2.8	2.4	2.4	2.8	2	2.9	2.5
B-2	2.6	2.6	2.6	3	2.2	2.6	2.4	2.2	2.5
B-3	3.2	3.2	3	1.9	2	2.2	3	3	2.7
C-1	3	3	2.6	2.6	2.4	3	2.2	2.4	2.7
C-2	3	3	3	3.2	3.2	3.2	3	3	3.1

[0023]

[Table 3]

サンプル記号		ダ レ 量 (単位: μm)								
		測 定 位 置								平均
		A	B	C	D	E	F	G	H	
A-1	0	0	0.1	0.1	0.1	0.1	0	0	0.05	
A-2	0.2	0.1	0.2	0	0.2	0.1	0.1	0.11	0.13	
B-1	0.2	0.6	0.3	0.6	0.3	0.5	0.15	0.5	0.39	
B-2	0.35	0.5	0.4	0.5	0.3	0.3	0.2	0.4	0.37	
B-3	0.8	0.65	0.3	0.2	0.1	0.2	0.3	0.6	0.39	
C-1	0.5	0.7	0.5	0.6	0.45	0.7	0.4	0.6	0.56	
C-2	0.9	1.15	0.9	0.9	0.9	1.1	0.9	1.1	0.98	

[0024] Next, the relation between the X coordinate when scanning by the stylus about a sample A-1, a sample A-2, and a sample C-2 and a Z coordinate is shown in drawing 6. (a) is [a sample A-2 and

(c of a sample A-1 and (b))] samples C-2 in drawing 6 .

[0025] A "sagging starting position" is 1.2mm from a wafer periphery, "the amount of sagging" is 0.05 micrometers, the large part of a wafer of a sample A-1 is flat, and the result of Table 2 and 3 shows that the large range can use for component creation. Although "the amount of sagging of a sample A-2" is small subsequently to 0.13 micrometers and a sample A-1, a "sagging starting position" is 2.4 mm from a wafer periphery on an average, and moreover, with a location, its difference is large and it is understood that the area of the flat part which can be used for component creation in a ski-jumping configuration is small. It is attached to Samples B and C, and a gap is also a roll-off configuration and this sequence understands that "the amount of sagging" is large for it.

[0026] (Example of a comparison) For the comparison, about the same sample wafer as an example, the display flatness measuring instrument which consisted of two capacitive type sensors currently used from the former was used, and site flatness (STIR) was measured. The measuring point of STIR created 60 cels of 22mmx22mm from **** of a wafer with a diameter of 200mm to the inside except for the range of 1mm as exclusion width of face, and measured STIR for every cel. The location of the cel in a wafer is shown in drawing 7 . Measurement of STIR defines a focal plane (the minimum square side) as a datum plane for every cel, and is POJITEI from this datum plane. It is expressed with the sum of BU maximum departure and negative maximum departure. Moreover, STIR-16max 16 cels (part to which it added shading by drawing 7) of the inside-and-outside periphery of the cel of a total of 60 pieces within the wafer side shown in drawing 7 were chosen, and the maximum of the STIR was shown. A measurement result is shown in Table 4.

[0027]

[Table 4]

サンプル記号	STIR-16max	
	セル位置	STIR値
A-1	23	0.47
A-2	20	0.65
B-1	14	0.86
B-2	14	0.99
B-3	17	0.92
C-1	17	1.22
C-2	20	1.50

[0028] From the result of Table 4, it is STIR-16max about each sample. The existing cel location and STIR-16max Although a value is known, the "sagging start point" (distance from the maximum periphery section) and the "amount of sagging" are unknown. This result to the sample A-1 is STIR-16max. It is the smallest and a sample C-2 is STIR-16max. Although it turns out that it is the largest, since the field configuration of the periphery section is not known, it is not known to which location of the wafer periphery section feedback information cannot fully be participated in a consecutive polish process, and a component can actually be made.

[0029]

[Effect of the Invention] Since this invention only combines an optical flat and a block gauge with the existing surface roughness meter and can quantify sagging of the periphery section, it is a cheap measuring method. An axis of coordinates is set up on edge criteria with the block gauge as the starting point stuck and installed in the substrate end face with the measuring method of this invention, the shape of surface type of the range of 0-3mm is measured with a surface roughness plan from the outermost periphery of a substrate, and the configuration can be displayed while quantifying with the value defined as the amount of sagging and sagging start point of a periphery of a substrate. If it depends on the approach of this invention, since certain conditions can estimate also to a different substrate, a device can be acquired with sufficient yield by feeding back fixed information to a device production process. The measuring method concerning this invention is effective not only for a silicon wafer but periphery sagging measurement of a hard disk substrate. Therefore, the repercussion effect is greatest and industrial value is high.

[Translation done.]

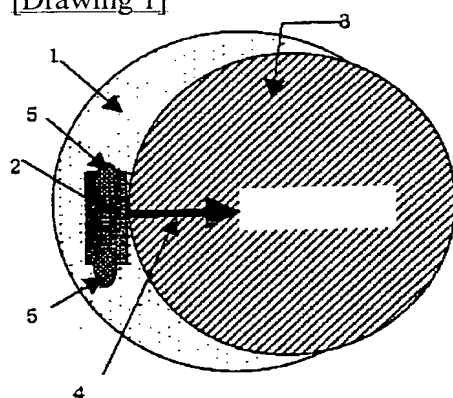
* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

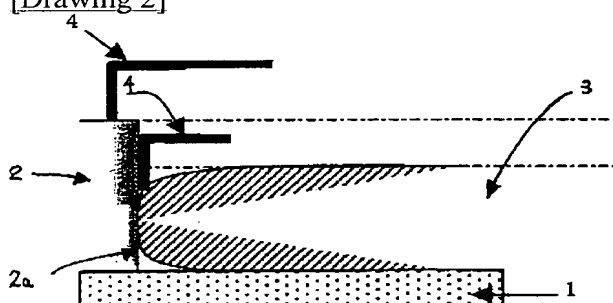
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

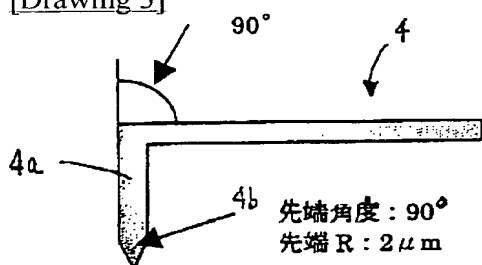
[Drawing 1]



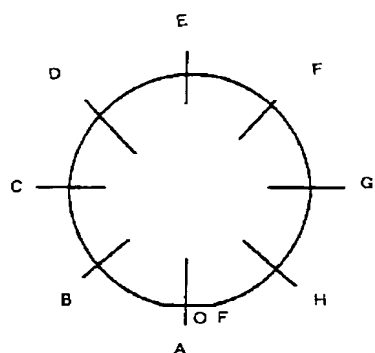
[Drawing 2]



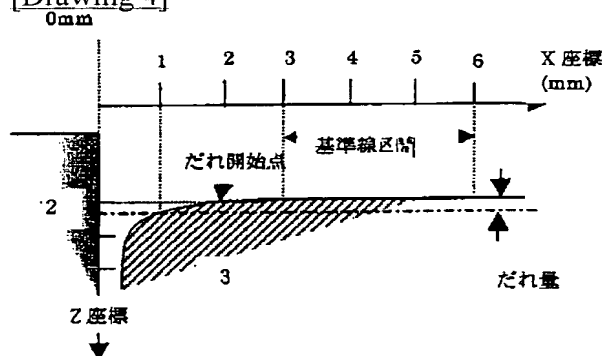
[Drawing 3]



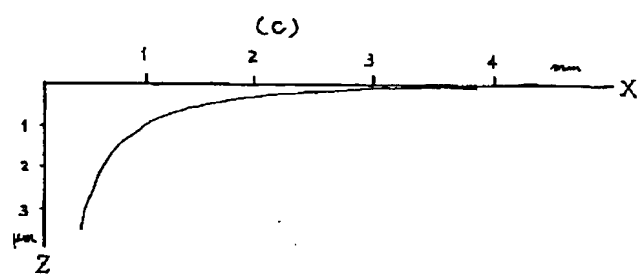
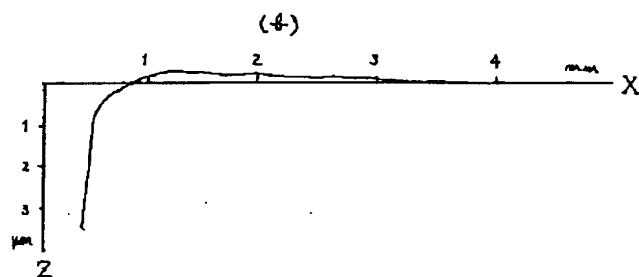
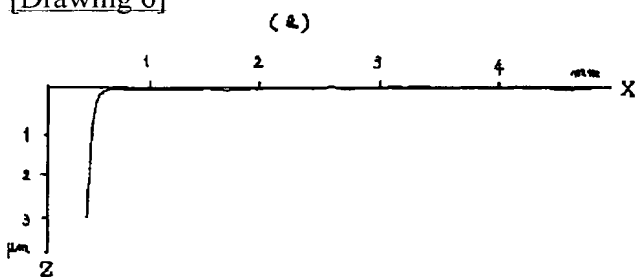
[Drawing 5]



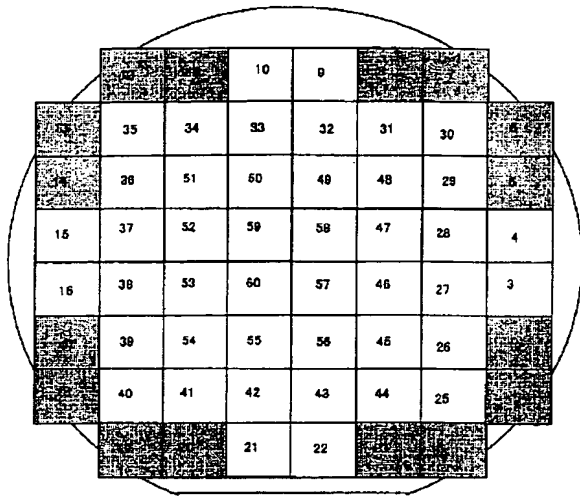
[Drawing 4]



[Drawing 6]



[Drawing 7]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-146569

(P2000-146569A)

(43) 公開日 平成12年5月26日 (2000.5.26)

(51) Int.Cl. ⁷	識別記号	F I	テ-マコ-ト* (参考)	
G 0 1 B 21/30	1 0 1	G 0 1 B 21/30	1 0 1 F	2 F 0 6 2
5/28	1 0 1	5/28	1 0 1 A	2 F 0 6 9
H 0 1 L 21/66		H 0 1 L 21/66	P	4 M 1 0 6

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平11-25532

(22) 出願日 平成11年2月2日 (1999.2.2)

(31) 優先権主張番号 特願平10-258867

(32) 優先日 平成10年9月11日 (1998.9.11)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002004

昭和電工株式会社

東京都港区芝大門1丁目13番9号

(72) 発明者 木村 誠宏

埼玉県秩父市大字下影森1505番地 昭和電
工株式会社秩父研究所内

(72) 発明者 大王 宏

千葉県市原市八幡海岸通り5-1 昭和電
工株式会社HD研究開発センター内

(74) 代理人 100094237

弁理士 矢口 平

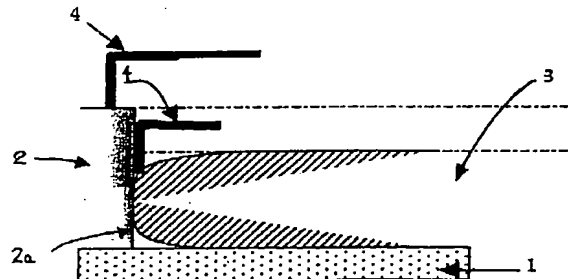
最終頁に続く

(54) 【発明の名称】 半導体基板の周辺ダレの測定方法

(57) 【要約】

【課題】 基板の周辺部分のダレなどの表面形状を正確に、かつ再現性良く測定する方法を提供する。

【解決手段】 オプティカルフラット上にブロックゲージをオプティカルフラットに垂直に配置し、このブロックゲージ端面に基板の端面を接触させて置き、ブロックゲージ表面から基板表面にわたり、スタイラスで走査して、ダレの開始位置とダレの量を測定する。



【特許請求の範囲】

【請求項1】 オプティカルフラット上にブロックゲージの一面を垂直に置き、該オプティカルフラット上に半導体基板の一端面を該垂直面に接して載せ、ブロックゲージの垂直面から半導体基板表面にわたって、表面あらし測定器のスタイラスで走査する事の特徴とする半導体基板の周辺ダレの測定方法。

【請求項2】 スタイラスの先端部の角度が45～90°で、先端部の曲率半径が2～10μmであることを特徴とする請求項1に記載の半導体基板の周辺ダレの測定方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、シリコンウエーハや化合物半導体ウエーハのような半導体基板の周辺のダレの測定方法に関するものである。

【0002】

【従来の技術】例えばシリコンウエーハの如き半導体基板表面の平坦度は、デバイス作成時のリソグラフィ工程の歩留まりに効く重要なパラメーターであり、露光面積に対応した領域で平坦度が回路パターンの最小線幅（デザインルール）程度以下であることが要求される。平坦度は露光方式によって、基板全体の平坦度を計測するグローバルフラットネス（例えばTTV：Total Thickness Variation、TIR：Total Indicating Reading）と、基板のサイト毎に平坦度を測定するローカルサイトフラットネス（例えばSTIR：Site Total Indicating Reading）がある。両フラットネス共基板表面の公称外周部（＝除外幅）を除いた測定領域（FQA：Fixed Quality Area）内で測定される。最近では基板外周の3mmを除いた領域、（除外幅＝3mm）で測定することが一般に行われている。但し、SIA（Semiconductor Industry Association）技術ロードマップに依ると、デバイスの高集積度が進むにつれ回路内の電線が細線化して、配線間隔が狭くなってきている。素子集積回路パターンのデザインルールが0.18μmより小さくなると、除外幅が2mmとなり、デザインルールが0.10μmより小さくなると、除外幅が1mmとなるといわれている（例えばSIA、The National technology road map for semiconductors、p.p.113,1994 参照）。

【0003】また、既存のメモリー素子（例えばデザインルールが0.50μm）の作成においてもデバイスメーカーのコスト削減の一環で、従来は露光面積外であったシリコンウエーハ周辺部（最外周部の0～3mmの範囲）にも露光して、半導体素子を作ろうとする動きがでている。その結果、除外幅は益々狭くなっていく傾向にある。従って、最外周部の0～3mmの領域の平坦度または外周形状の測定のニーズは益々高まっている。

【0004】シリコンウエーハ外周部の平坦度は、研磨工程で決まると言われている。特に研磨クロスの占める

要因が大きく、一般に圧縮率の大きな研磨クロスを使用すると、外周部のダレが発生しやすい。これは基板が研磨クロスに深く沈み込み易いので、外周部の研磨が促進されるからである。防止策としては、枚葉式研磨機で基板ガイドリングの押圧と基板を支えるトップリングの圧力のバランスを取り、外周ダレを防ぐ方法が提案されている（例えば特開平9-168964参照）。

【0005】例えばシリコン基板に酸化物が付いたウエーハの場合、光学干渉を用いた酸化膜厚測定器で酸化膜の厚さを測定する方法によっても外周形状を知ることが出来る。実際にウエーハの中心基準でシリコンウエーハ外周部0mmまで計測している例も見られる（例えば特開平9-168964参照）。但し、この方法の問題点は酸化膜付きウエーハのような光の屈折率が異なる二種類の層が接合した基板にしか適用できないことである。

【0006】今日の代表的な平坦度測定方法は、静電容量センサーを2本用いて厚さを計測し、平坦度を算出する方法である。静電容量方式の長所は、非接触で迅速かつ再現性良くグローバルフラットネスとサイトフラットネスを計測できる点である。但し、サイトフラットネスの計測の問題点としては、静電容量センサーの口径が4mm□であり、4mm□の平均化された情報しか得られない点である。特に、基板最外周（直径200mmの基板でFQA＝198mm）の平坦度を測定する場合、静電容量センサーの口径（4mm□）の外側が平坦度測定領域の最外周（FQA）に沿って測定を行うので、FQAから内側2mmの値に平均化されることになる。従って、静電容量法では基板最外周部の0～1mmの平坦度が測定できず、最外周1mm以上の領域も常に4mm□で平均化された値なので、実際の形状を正しく把握することが困難であり、外周ダレの定量化も難しい。

【0007】センサー口径が小さい半導体レーザ（口径：10～20μm）を用いた平坦度測定器の場合、サンプリング間隔も小さく（最小1μmピッチ）、外周部の形状を正確に取り込むことが出来る。但し、半導体レーザを用いた平坦度測定器の問題点は、外周ダレの定量化が難しいという点にある。すなわち、ダレを定量化するには、座標を決めることが必要であるが、半導体レーザを用いた平坦度測定器ではエッジ基準にするための基点が無く、仮に外周部の形状を測定することが出来たとしても、座標を決めることが出来ず、ダレの定量化は出来ない。

【0008】従来のシリコンウエーハの平坦度測定器においては、ウエーハ外周部のダレを定量化できないので、外周ダレを防止するための研磨工程への形状情報のフィードバックも出来ず、微細化が進むデバイス製造工程に高平坦度の基板を提供することが出来ないでいる。

【0009】

【発明が解決しようとする課題】本発明は上記のような問題を解決すべくなされたもので、基板の表面平坦度を

定量化して評価できる測定方法を提供しようとするものである。

【0010】

【課題を解決するための手段】本発明は基板端面に密着して設置したブロックゲージを基点として、基板の最外周部の0～3mm範囲の領域の表面形状曲線を表面粗さ計で測定し、基板の端面を基準として座標軸を設定し、ダレ開始点とダレ量を表すことにより、基板の表面平坦度を表すこととした。

【0011】

【発明の実施の形態】さらに詳細に本発明について説明すれば、本発明はオブティカルフラット上にブロックゲージの一面を垂直に置き、該オブティカルフラット上に半導体基板の一端面を該垂直面に接して載せ、ブロックゲージの垂直面から半導体基板表面にわたって、直径2mm以下で先端角度が90度、かつ先端部の曲率が2μmの表面あらさ測定器のスタイラスで走査する方法を採用する。

【0012】図1～図4は本発明の基本概念を説明する図である。図1は基準線と基板との位置関係を示す平面図、図2は同じく側面図である。図1、図2において符号1はオブティカルフラットであり、オブティカルフラット1の上にブロックゲージ2を粘土5で貼着している。ブロックゲージ2の端面2aはオブティカルフラットに対して垂直である。基板3はブロックゲージ2の端面2aに密着させるように載置する。ブロックゲージ2の高さは、基板3の厚さよりもやや大きいものとする。

【0013】使用するスタイラス4の針4aの直径は2mm程度とし、先端部4bの角度は40～90度、先端の曲率Rは2～10μmとする(図3参照)。スタイラス4の針4aはアームに対して(オブティカルフラットに対して)60～90度の角度を有するように構成する。このようにスタイラス4の直径を細く、かつ一定値に規定することにより、基板端面からの測定位置が一定となり、ダレ開始位置を正確に把握出来るからである。使用する表面粗さ計の上下方向分解能は15nm(1000μmレンジ)が望ましい。

【0014】上述した構成において、ブロックゲージ2から基板3に向けてスタイラス4を動かし、スタイラス4がブロックゲージ2からはずれた地点(=基板の外周部)から6mmの地点までスタイラス4を動かし、基板の外周部の表面形状を0.25μm毎に取り込む(図2参照)。スタイラス4の移動速度は0.5mm/sec以下の緩やかなスピードで走査する。

【0015】上記の装置系で、X軸としては基板表面の端面から3～6mmの区間を最小二乗法で近似した直線を使用する。また、Z軸としてはブロックゲージ2の端面2a(=基板3の端面)を使用し、端面2aにおけるX座標は零(X=0)とする。このように座標設定をした上で、基板外周部のダレ開始点としては表面形状曲線

がX軸から解離を始める地点のX座標を採用し、ダレ量としては基板端面から1mmの地点(X=1)のZ座標を用いてダレを定量化して表す(図4参照)。

【0016】座標の取り方として、中心基準とエッジ基準が考えられるが、発明者の実験によると外周部の測定の場合、エッジ基準で座標を取った方が望ましいことがわかった。理由としては中心基準とすると測定部までセンサーが94mm(基板の直径が200mmの場合)移動して更にエッジにかけて6mm、即ち全移動距離にして100mmの範囲を測定する必要があるが、基板の置き方によって座標のずれが生じる。発明者が中心基準で測定したところ、ウェーハ位置あわせがついている台座を使用しても、ウェーハを設置する度ごとに毎回数ミリの誤差が生じた。一方エッジ基準の場合、測定領域がエッジから6mmであり、座標のずれがおきにくい。同一位置の繰り返し測定でもダレ量、ダレ開始点の再現性は良好であった。

【0017】本発明のように、オブティカルフラット1の上のオブティカルフラット1に垂直なブロックゲージ2に密着して基板を設置することで、エッジの位置が明確に判明し(X座標は0mmの地点)、ダレを定量化することができる。一方、ブロックゲージを使用しない場合は、エッジの位置がわからず、スタイラスが基板の面取り部で追従できなくなったのか、あるいはまた、基板の外周部かどうかの判断の見極めがつきにくい。また、スタイラス4が外周部の表面形状曲線を取り込むので、外周部が盛り上がっているか(表面形状がZ方向マイナスに盛り上がった状態、通称スキジャンプ)または下がっているか(表面形状がZ方向プラスに盛り上がった状態、通称ロールオフ)を視覚的に確認でき、研磨工程にその情報をフィードバックすることができる。本発明は既存の表面粗さ計にオブティカルフラットとブロックゲージを組み合わせたもので、外周部のダレを定量化することができるので、安価な測定方法である。

【0018】

【作用】本発明は、基板表面の平均的な面をX軸、基板底面に垂直な面をY軸として定め、X軸、Y軸の作る象限の中に基板を置き、X軸、Y軸からの変位を測定して基板周辺部の表面平坦度を普遍的にかつ定量的に表すようにしたものである。

【0019】

【実施例】以下に、本発明の実施例と比較例を挙げてさらに具体的に説明する。

(実施例) サンプルは、直径200mmのCZハイドロP型シリコン単結晶基板上に、P型シリコンエピタキシャル層を積層したシリコンエピタキシャルウェーハであって、硬度の異なる3種類の研磨布を使用して研磨加工した、表面平坦度の異なる7枚のウェーハを使用した。サンプルウェーハと研磨布の硬さの関係を表1に示す。サンプル記号A、B、Cの順に研磨布の硬さが軟ら

かくなるので、ウエーハ外周部のダレが大きくなり、表面の平坦度も悪くなる。

【0020】

【表1】

サンプル記号	研磨布の硬さ
A-1	硬い
A-2	硬い
B-1	普通
B-2	普通
B-3	普通
C-1	柔らかい
C-2	柔らかい

【0021】上記7枚のウエーハサンプルを図1及び図2に示したような位置関係にオプティカルフラット上に置き、周囲8方向の位置のダレ開始位置とダレ量を測定し、周辺輪郭部の表面形状を調べた。測定位置は図5に*

*示すように、A：オリフラ部、B：オリフラ部から左へ45度、C：オリフラ部から左へ90度、D：オリフラ部から左へ135度、E：オリフラの反対側、F：オリフラ部から右へ135度、G：オリフラ部から右へ90度、H：オリフラ部から右へ45度の8カ所である。測定順序は先ずオリフラ部から右45度の位置（H）を測定し、右方向に順次45度ずつ回転させて8方向の「ダレ開始位置」と「ダレ量」を測定することにより、輪郭形状を測定した。各サンプルの「ダレ開始位置」の測定結果を表2に、また「ダレ量」の測定結果を表3に示す。なお、「ダレ量」はウエーハ周縁から1mm（X=1mm）の位置のダレ量をもってあらわした。

【0022】

【表2】

サンプル記号	ダレ 開 始 位 置 (単位:mm)								平均
	測 定 位 置								
	A	B	C	D	E	F	G	H	
A-1	1.2	0.7	1.2	2	1.2	2	0.8	0.7	1.2
A-2	2.4	1.2	2.8	1	3.4	1.24	3.2	3.6	2.4
B-1	2	2.8	2.8	2.4	2.4	2.8	2	2.9	2.5
B-2	2.6	2.6	2.6	3	2.2	2.6	2.4	2.2	2.5
B-3	3.2	3.2	3	1.9	2	2.2	3	3	2.7
C-1	3	3	2.6	2.6	2.4	3	2.2	2.4	2.7
C-2	3	3	3	3.2	3.2	3.2	3	3	3.1

【0023】

※ ※ 【表3】

サンプル記号	ダレ量 (単位: μm)								
	測定位置								平均
	A	B	C	D	E	F	G	H	
A-1	0	0	0.1	0.1	0.1	0.1	0	0	0.05
A-2	0.2	0.1	0.2	0	0.2	0.1	0.1	0.11	0.13
B-1	0.2	0.6	0.3	0.6	0.3	0.5	0.15	0.5	0.39
B-2	0.35	0.5	0.4	0.5	0.3	0.3	0.2	0.4	0.37
B-3	0.8	0.65	0.3	0.2	0.1	0.2	0.3	0.6	0.39
C-1	0.5	0.7	0.5	0.6	0.45	0.7	0.4	0.6	0.56
C-2	0.9	1.15	0.9	0.9	0.9	1.1	0.9	1.1	0.98

【0024】次に、サンプルA-1、サンプルA-2、サンプルC-2についてスタイラスでスキャンしたときのX座標とZ座標の関係を図6に示す。図6で（a）はサンプルA-1、（b）はサンプルA-2、（c）はサンプルC-2である。

【0025】表2及び表3の結果から、サンプルA-1は「ダレ開始位置」がウエーハ周縁から1.2mmで、「ダレ量」は0.05μmであり、ウエーハの広い部分が平坦で、広い範囲が素子作成に利用できることが判る。サンプルA-2は「ダレ量」は0.13μmとサンプルA-1に次いで小さいが、「ダレ開始位置」は平均でウエーハ周縁から2.4mmで、しかも位置によって差が大きく、スキージャンプ形状で素子作成に利用できる平坦部の面積が小さいことが判る。サンプルB、C、についてはいずれもロールオフ形状で、この順番に「ダレ量」が大きくなっているのが判る。

【0026】（比較例）比較のため実施例と同一のサン

ブルウエーハについて、従来から使用されている2本の静電容量型センサーで構成された平坦度測定器を使用して、サイトフラットネス（STIR）を測定した。STIRの測定位置は直径200mmのウエーハの縁週から1mmの範囲を除外幅として除き、その内側に22mm×22mmのセルを60個作成して、セル毎のSTIRを測定した。ウエーハ内のセルの位置を図7に示す。STIRの測定は各セル毎に焦点面（最小二乗面）を基準面として定め、この基準面からのポジティブ最大偏差とネガティブ最大偏差との和で表される。またSTIR-16maxは図7に示すウエーハ面内の全60個のセルの内外周部の16セル（図7で網掛けをした部分）を選び、そのSTIRの最大値を示した。測定結果を表4に示す。

【0027】

【表4】

サンプル記号	STIR-16max	
	セル位置	STIR値
A-1	23	0.47
A-2	20	0.65
B-1	14	0.86
B-2	14	0.99
B-3	17	0.92
C-1	17	1.22
C-2	20	1.50

【0028】表4の結果からは、各サンプルについてSTIR-16maxのあるセル位置とSTIR-16maxの値は判るが、「ダレ開始点」（最周縁部からの距離）や「ダレ量」は不明である。この結果からサンプルA-1がSTIR-16maxが一番小さく、サンプルC-2がSTIR-16maxが一番大きいことが判るが、外周部の面形状が判らないので、後続の研磨工程にフィードバック情報を十分に与ることができず、また、実際にウェーハ周縁部のどの位置まで素子を作れるかも判らない。

【0029】

【発明の効果】本発明は既存の表面粗さ計にオプティカルフラットとブロックゲージを組み合わせるだけで、外周部のダレを定量化することができるので、安価な測定方法である。本発明の測定方法により、基板端面に密着して設置したブロックゲージを起点として、エッジ基準で座標軸を設定し、基板の最外周部から0～3mmの範囲の表面形状を表面粗さ計で測定し、基板の周辺部のダ

*レ量及びダレ開始点として定義された値で定量化すると共にその形状を表示できる。本発明の方法に依れば、異なる基板に対しても一定の条件で評価できるので、デバイス製造工程に一定の情報をフィードバックする事により、収率良くデバイスを取得する事が出来るようになる。本発明に係わる測定方法はシリコンウェーハに限らず、ハードディスク基板の外周ダレ計測にも効果的である。従って、その波及効果は絶大であり、工業的価値は高い。

【図面の簡単な説明】

【図1】ブロックゲージと基板との位置関係を説明する平面図である。

【図2】オプティカルフラットと基板との位置関係を説明する立面図である

【図3】スタイラスの構造を示す図である。

【図4】座標の設定方法を示す図である。

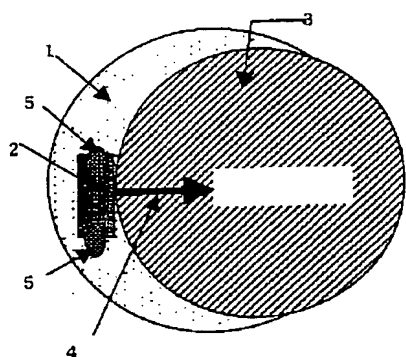
【図5】基板上的測定位置を示す図である。

【図7】基板上の測定位置として設定したセルの配置を示す図である。

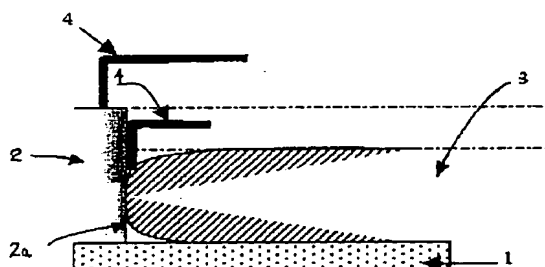
【符号の説明】

- 1 オプティカルフラット
- 2 ブロックゲージ
- 3 基板
- 4 スタイラス
- 5 粘土

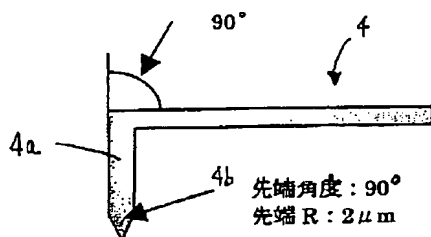
【図1】



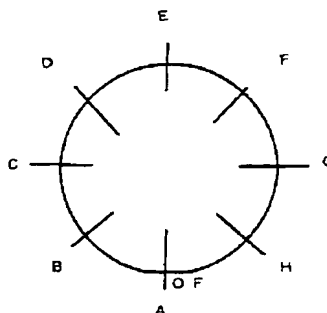
【図2】



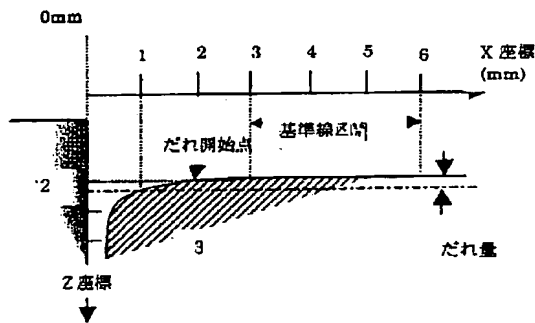
【図3】



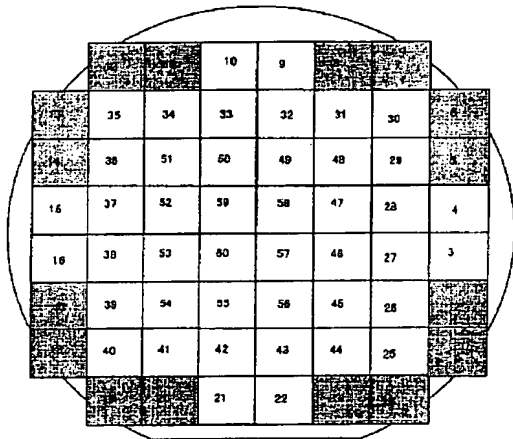
【図5】



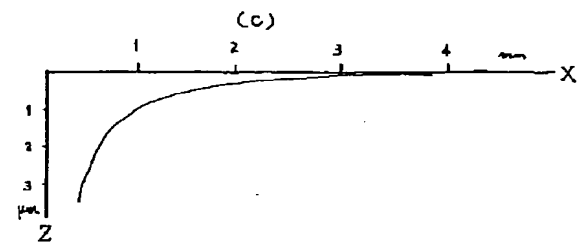
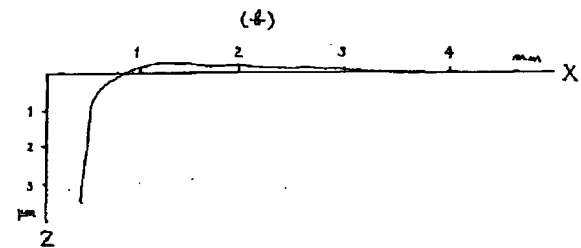
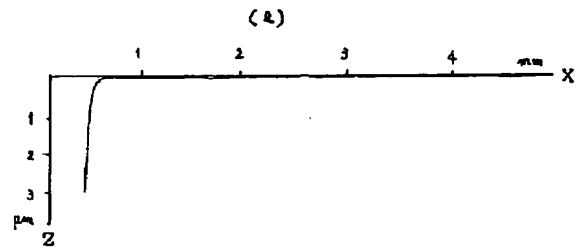
【図4】



【図7】



【図6】



フロントページの続き

(72)発明者 葉師寺 健次
埼玉県秩父市大字下影森1505番地 昭和電
工株式会社秩父研究所内
(72)発明者 齊藤 康夫
神奈川県川崎市川崎区大川町5番1号 昭
和電工株式会社総合研究所生産技術センタ
ー内

Fターム(参考) 2F062 AA55 BB08 BC28 CC30 EE01
EE62 FF03 FF25 GG41 HH05
HH14 MM07 MM08
2F069 AA54 BB15 DD30 GG01 GG11
GG62 HH04 JJ06 JJ25 LL03
LL04 MM02
4M106 AA01 BA11 CA24 DH03 DH11
DH60 DJ01